

Figure 1. Functional Block Diagram

与 connector 通信的信号:

1.2.1 数据输入: 输入 TMDS 信号 4 路, 3 路数据, 1 路时钟;

1.2.2 热插拔: 5V 与 HDP

1.2.3 读取 DDC (Display Data Channel) 数据: 通过 SDA,SCL 读取 EDID;

1.2.4 CEC (Consumer Electronics Control) 消费电子控制通道:

在源与宿之间传递控制信息, 时钟与数据都通过 1 线传输。

如遥控器控制了电视, 通过 CEC 来控制机顶盒的工作。

这里是通过编码器控制信号源。

与编码芯片:



1.2.5 视频输出: 时钟, 行 /场信号, 16 根数据信号

1.2.6 音频输出:

I2S: (Inter-IC Sound Bus)

1 根位时钟信号, 1 根帧同步信号 (WS), 4 根数据信号;

1 根静音控制信号, 外部时钟信号?

帧同步信号的频率等于采样频率

SCLK 的频率 = 2 × 采样频率 × 采样位数

SPDIF (Sony/Philip Digital Interface):

同轴音频接口;

双相标记编码技术, 只使用一条传输导线;

MCLK

1.2.7 中断输出: 一根中断输出信号线;

二 基本功能

2.1 热插拔检测

HDMI 没有插入时, CNW5602 的 HDP 信号为高电平 3.3V;

插入后, 变为 connector 的 HDP 电平, 应该为低电平;

CNW5602 检测热插拔事件。

2.2 DDC 数据读写

2.2.1 CNW5602 写 EDID:

读取 EDID 文件;

通过 I2C 写入 EDID 数据;

触发信号源读取。

2.2.2 信号源读取 EDID: HDCP (数字内容保护)

信号源确认插入;

通过 DDC 通道读取 EDID。

2.2.3 HDMI 芯片与驱动需要对 EDID 执行的处理逻辑?

http://www.ed-china.com/ARTICLE_IMAGES/200804/20080425_HA_DT_HP_30.PDF?SOURC

ES=DOWNLOAD

EDID (Extended Display Identification Data, 即扩展显示识别数据)

数据为 128Byte 的倍数, 规定数字电视显示的格式, 也规定数字视频信号和数字音频信号。

2.2.4 两个接口对寄存器的访问:

DDC I2C(0x74,100kHz) 可以访问 HDCP 的内容操作寄存器和 SIL9135A 的公共寄存器;

本地 I2C(0x60/0x68,400kHz) 可以访问 SIL9135A 的公共寄存器和通用寄存器。

参考: http://en.wikipedia.org/wiki/Extended_display_identification_data

<http://www.hdmi.org/download/HDMISpecification13a.pdf>

<http://www.hdmi.org/>

<http://www.hudong.com/wiki/HDMI%E6%8E%A5%E5%8F%A3>

2.3 音视频信号输入处理

2.3.1 TMDS 对音视频的数据发送时序控制

TMDS(Time Minimized Differential Signal)

在一个时钟周期内, 每个 TMDS 通道都能传送 10bit 的数据流。

三个传输阶段:

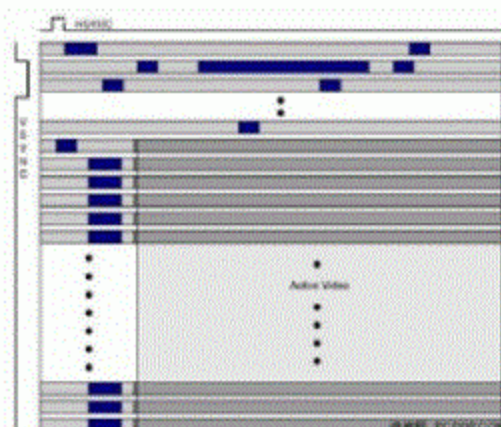
视频数据传输周期: 8bit 为单元的视频数据。

(HDMI1.3 版本前每个像素采用 24bit)

控制传输周期: 2bit 为单元的控制数据

数据包传输周期: 4bit 为单元的数据包, 包含音频数据和附加信息数据,

例如纠错码等



TMDS 数据发送时序结构

音频数据在 HSYNC 和视频数据之间。

2.3.2 TMDS 差分信号线的视频数据



TMDS 对每个像素点中的 RGB 三原色分别按 8bit 编码

2.4 音频信号输出处理

I2S:

LRCLK(WS) 控制立体声数据传输:

高电平, 传输左声道, 低电平传输右声道。



数据的最高位总是出现在也就是一帧开始后的第 2 个 SCLK 脉冲处。

发送端与接收端可以具有不同的有效位数, 低位丢弃。

I2S 数据格式:

左对齐: 较少使用, 即飞利浦规定的格式:

右对齐: 普通格式, 也叫日本格式

SPDIF (Sony/Philip Digital Interface):

双相标记编码技术, 只使用一条传输导线:

传输时钟信号和音轨开始标记、资料辨认信息和时间等数据信号:

2.5 视频信号输出处理

2.5.1 视频信号的处理流程

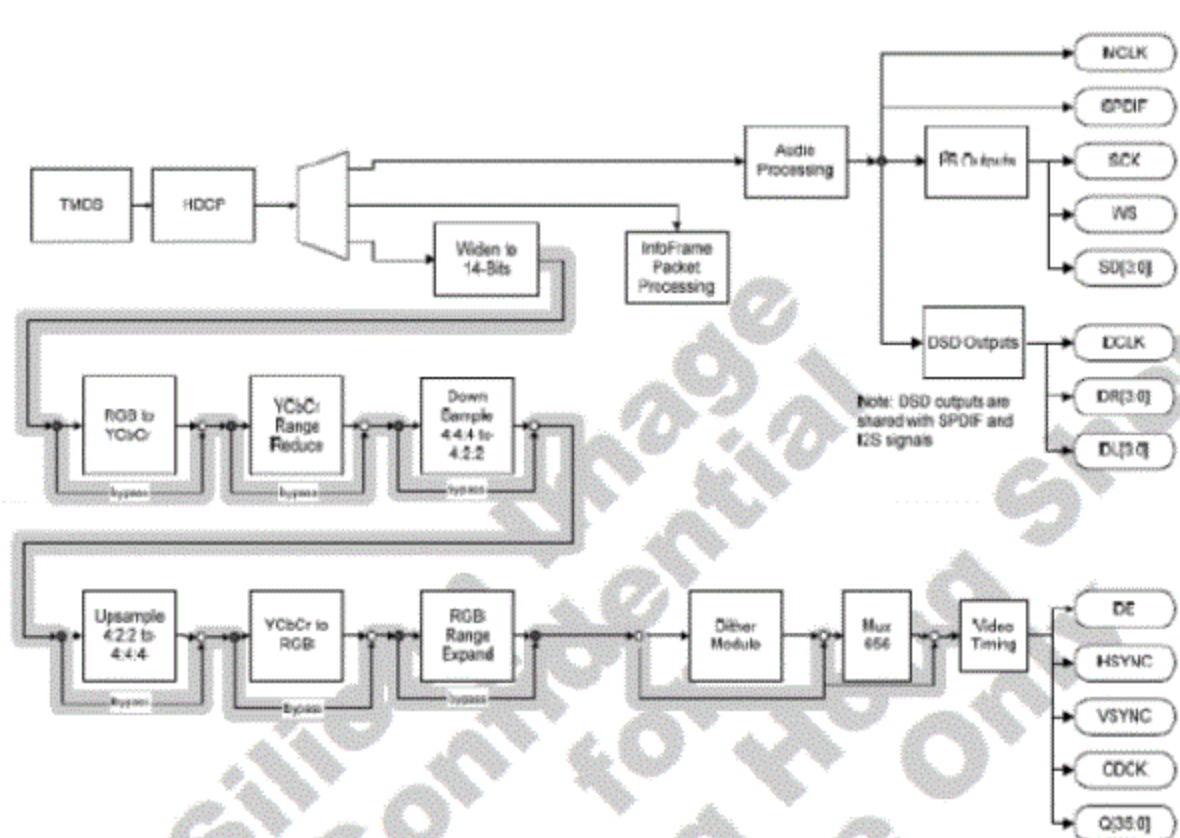


Figure 22. Receiver Video and Audio Data Processing Paths

2.5.2 视频信号的检测时机

SCDT and CKDT register bits to determine when active video is being received by the chip.

2.5.3 视频信号的切断控制

2.5.4 输出端口的数据规范:

数据的采样时双采样。

YUV4:2:2 的采样规范:

两个像素样本为一组, 前一样本的 RGB 用 YU, 后一样本的 RGB 用 YV 表示。

YUV4:2:0 的采样规范:

四个像素样本为一组, 分为两行子组。 前一行子组用前一样本的 YU 表示, 后一行子组用后一样本的 YV 表示。

YUV4:2:2 的接口格式 (16bits):

Pin Name	16-bit VC	
	Pixel #0	Pixel #1
Q16	Y0	Y0
Q17	Y1	Y1
Q18	Y2	Y2
Q19	Y3	Y3
Q20	Y4	Y4
Q21	Y5	Y5
Q22	Y6	Y6
Q23	Y7	Y7
Q24	NC	NC
Q25	NC	NC
Q26	NC	NC
Q27	NC	NC
Q28	Cb0	Cr0
Q29	Cb1	Cr1
Q30	Cb2	Cr2
Q31	Cb3	Cr3
Q32	Cb4	Cr4
Q33	Cb5	Cr5
Q34	Cb6	Cr6
Q35	Cb7	Cr7

2.6 CEC 控制

三 设计与实现